



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10321633 A**(43) Date of publication of application: **04 . 12 . 98**

(51) Int. Cl

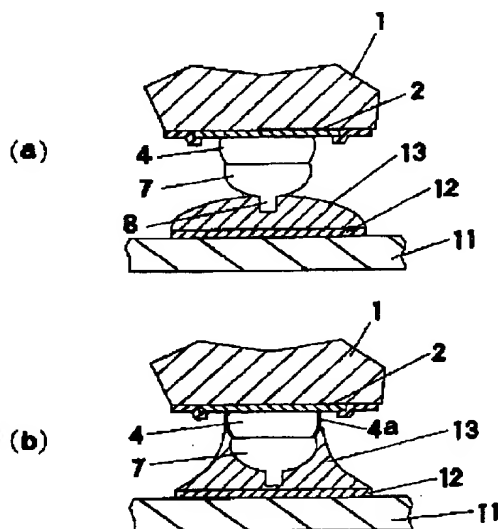
**H01L 21/321**(21) Application number: **09132079**(22) Date of filing: **22 . 05 . 97**(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**(72) Inventor: **SAKAI TADAHICO  
NAGAFUKU HIDEKI**(54) **BUMP FORMATION**

COPYRIGHT: (C)1998,JPO

(57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a bump formation method which forms a high bump on an aluminum electrode of a chip, without reducing junctional strength of the chip after soldering.

**SOLUTION:** A copper bump 4 is formed by wire bonding on an aluminum electrode 2 of a chip 1, and a distal end of the copper bump 4 is pressed to have a flat surface. A gold bump 7 is formed by wire bonding on the flat surface. When the bump comprising the copper bump 4 and the gold bump 7 is soldered to an electrode 12 of a substrate 11, the content of solder 13 such as tin which diffuses in the gold bump 7 is blocked by the copper 4 and it does not reach the aluminum electrode 2. Accordingly, formation of alloy layer of aluminum and tin which may deteriorate the junctional strength is avoided. Further, as the solder 13 is prevented by an oxide film on the surface of the copper bump 4 and it does not reach the electrode 2, corrosion due to the solder 13 does not occur in the aluminum electrode 2.

**BEST AVAILABLE COPY**

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 0 - 3 2 1 6 3 3

(43) 公開日 平成 1 0 年 ( 1 9 9 8 ) 1 2 月 4 日

(51) Int. Cl. <sup>6</sup>  
H01L 21/321

識別記号 庁内整理番号

F I  
H01L 21/92

602 D  
604 J

技術表示箇所

審査請求 未請求 請求項の数 1 O L (全 4 頁)

(21) 出願番号 特願平 9 - 1 3 2 0 7 9

(22) 出願日 平成 9 年 ( 1 9 9 7 ) 5 月 2 2 日

(71) 出願人 0 0 0 0 0 5 8 2 1

松下電器産業株式会社

大阪府門真市大字門真 1 0 0 6 番地

(72) 発明者 境 忠彦

大阪府門真市大字門真 1 0 0 6 番地 松下

電器産業株式会社内

(72) 発明者 永福 秀喜

大阪府門真市大字門真 1 0 0 6 番地 松下

電器産業株式会社内

(74) 代理人 弁理士 滝本 智之 (外 1 名)

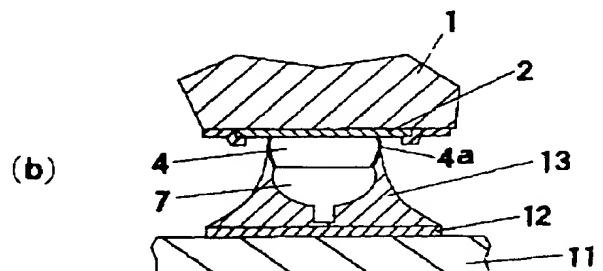
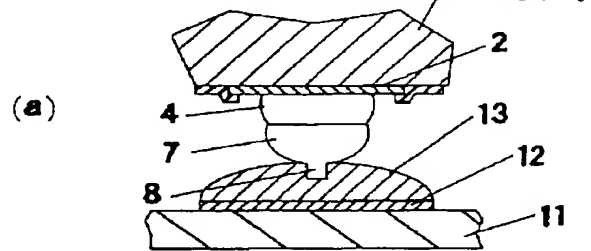
(54) 【発明の名称】 バンプの形成方法

(57) 【要約】

【課題】 チップのアルミ電極上に、半田付け後にチップの接合強度の劣化を生じることがなく、しかも高さの高いバンプを形成することができるバンプの形成方法を提供することを目的とする。

【解決手段】 チップ 1 のアルミ電極 2 上にワイヤボンディングによって銅バンプ 4 を形成し、銅バンプ 4 の先端部を押圧してフラット面を設ける。このフラット面上にワイヤボンディングにより金バンプ 7 を形成する。銅バンプ 4 と金バンプ 7 より成るバンプを基板 11 の電極 12 に半田付けすると、金バンプ 7 中に拡散する半田 13 中の錫等の成分は銅バンプ 4 によって遮断されてアルミ電極 2 まで到達しないため、接合強度劣化の原因となるアルミと錫の合金層が形成されることがなく、また銅バンプ 4 の表面の酸化膜により半田 13 はアルミ電極 2 まで到達しないため、アルミ電極 2 の半田 13 による腐食が発生しない。

BEST AVAILABLE COPY



11 基板  
12 電極  
13 半田

## 【特許請求の範囲】

【請求項1】チップのアルミ電極上にワイヤボンディングによって銅バンパを形成し、次にこの銅バンパ上にワイヤボンディングにより金バンパを形成することを特徴とするバンパの形成方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、チップのアルミ電極上にバンパを形成するバンパの形成方法に関する。

【0002】

【従来の技術】フリップチップなどのチップを基板に接合するために、チップの電極上にバンパを形成する方法が知られている。そしてチップを基板に実装する際には、このバンパは基板の電極に半田付けされる。従来、チップの電極としてはアルミ電極が多用されており、またバンパとしては金バンパが多用されている。

【0003】

【発明が解決しようとする課題】しかしながら、アルミ電極上に金バンパを形成し、この金バンパを半田付けする場合には、以下に述べるような接合強度の劣化が生じやすい。すなわち、金バンパを半田付けすると半田中の錫等の成分は金バンパ中に拡散する。そして時間の経過とともにこれらの成分はアルミ電極と金バンパの界面まで到達し、そこで錫はアルミとの合金を形成する。ところがこの錫とアルミの合金は脆いため、アルミ電極と金バンパの界面に沿ってこの合金層が形成されると、接合強度を劣化させることになる。そして、チップが使用される環境によっては基板とチップとの熱膨張率の差に起因する熱応力が繰り返し作用し、いわゆるヒートサイクルによってこの接合強度が劣化した部分が破断する場合があるという問題点があった。

【0004】そこで従来は、金バンパを形成する以前の半導体ウェハ工程において、チップの表面に半田ぬれ性がよい銅などの金属層をバリア層として形成し、この金属層のうち、アルミ電極以外の部分をエッチングで取り除いて電極を形成させることが行われていた。しかしながらこのような方法では、チップの表面に金属層を形成したり、また金属層をエッチングにより除去して電極を形成させる工程が新たに必要であるため、工程が面倒であって生産性が上がらず、またコストアップにもなるという問題点があった。

【0005】ところで、フリップチップなどバンパ付きのワークを基板に半田付けする場合、バンパの高度はより高いことが望まれる。これは、高いバンパの方が半田付け後に基板とチップの熱膨張の差によって生じる熱変形をより吸収しやすいこと、また基板のうねりなどによる高低差をより吸収できることによる。

【0006】そこで本発明は、半田付け後に接合強度の劣化を生じることがなく、しかも高度の高いバンパを形成することができるバンパの形成方法を提供することを

目的とする。

【0007】

【課題を解決するための手段】本発明のバンパの形成方法は、チップのアルミ電極上にワイヤボンディングによって銅バンパを形成し、次にこの銅バンパを上面から押圧することにより銅バンパにフラット面を形成した後、このフラット面上にワイヤボンディングにより金バンパを形成するようにした。

【0008】

10 【発明の実施の形態】上記構成の本発明によれば、チップのアルミ電極上にワイヤボンディングによって銅バンパを形成し、この銅バンパ上にワイヤボンディングにより金バンパを形成するようにしたので、半田中の錫は銅バンパによって拡散が抑制されアルミ電極には到達せず、したがって強度劣化の原因となる錫とアルミの合金層が形成されることがない。また銅バンパと金バンパの高度が加え合わされるため全体として高度の高いバンパが形成できる。

【0009】次に、本発明の実施の形態を図面を参照して説明する。図1(a)、(b)、(c)は本発明の一実施の形態のチップの部分断面図、図2(a)、(b)は、同チップおよび基板の部分断面図である。まず、バンパの形成方法について、図1を参照して説明する。図1(a)～(c)は、バンパの形成工程を工程順に示したものである。図1(a)において、チップ1の上面にはアルミ電極2が形成されており、電極2の周辺には絶縁膜3が形成されている。まず電極2上にワイヤボンディングにより銅バンパ4が形成される。5は、ワイヤボンディング時に生じるワイヤのテールである。

20 【0010】次に、図1(b)に示すように、フラットニングツールにより銅バンパ4を上面から押圧して銅バンパ4の上面にフラット面aを形成する。次いで、図1(c)に示すように、銅バンパ4のフラット面a上にワイヤボンディングにより金バンパ7を形成する。このようにして形成されたバンパ9の高度Hは、銅バンパ4の高度に金バンパ7の高度を加え合わせたものとなるため、かなり高いものとなる。

【0011】なお、銅バンパ4の表面にフラット面aを形成せずに金バンパ7を直接形成しても問題ないが、フラット面aを形成して金バンパ7を形成した方が高度のばらつきを小さくすることができる。

【0012】次に、上記方法により形成されたバンパ9を有するチップ1の基板への実装について図2を参照して説明する。図2(a)において、基板11の電極12上には半田13がブリコートされている。この半田13はメッキ法やレベラ法などにより形成されている。この半田13上にチップ1のバンパ9が搭載されるが、半田13は金より柔らかいため、金バンパ7のテール8が半田13にめり込んだ形となる。その後、チップ1を搭載した基板11はリフロー炉に送られて加熱され、半田1

3 が熔融する。金バンプ 7 は半田ぬれ性が良好なため、図 2 ( b ) に示すように、熔融状態の半田 1 3 は表面張力により金バンプ 7 の表面に沿ってはい上がり、熔融状態の半田 1 3 の上端部は銅バンプ 4 まで到達する。

【 0 0 1 3 】しかし銅バンプ 4 はワイヤボンディングにより形成された後に大気中にさらされているため、銅バンプ 4 の表面には酸化膜 4 a が生じており、半田ぬれ性は悪い。このため熔融状態の半田 1 3 は銅バンプ 4 の表面に沿って更にはい上がることはなく、冷却固化した後の半田 1 3 はアルミの電極 2 には接触しない。したがって、チップ 1 のアルミニウムの電極 2 が半田によって腐食されることがない。

【 0 0 1 4 】また、半田付け後に金バンプ 7 中に拡散する錫等の半田 1 3 中の成分は、銅バンプ 4 によって拡散が抑制されるため、チップ 1 のアルミ電極 2 までは到達しない。したがって、接合強度の劣化の原因となる錫とアルミの合金が形成されることがない。

【 0 0 1 5 】また、上記方法で形成されたバンプを有するチップをブリコート半田が形成された電極に半田付けする場合には、半田付けされる部分は金バンプであるため表面に酸化膜を生じることがなく、したがってフラックスを必要とせずに電極に半田付けを行うことができる。このため、フラックスによる基板の回路電極の腐食が発生しない。

【 0 0 1 6 】

【発明の効果】本発明は、チップのアルミ電極上にワイヤボンディングによって銅バンプを形成し、この銅バンプ上にワイヤボンディングにより金バンプを形成するようにしたので、このバンプを基板に半田付けした場合に金バンプ中に拡散する半田中の錫は銅バンプによって拡散が抑制されてアルミの電極まで到達せず、したがって強度劣化の原因となる錫とアルミとの合金層が形成されることがなく、半田付け後の接合強度の劣化が発生しな

い。また銅バンプの表面は酸化膜により半田ぬれ性が悪い。また、半田はチップのアルミ電極まで到達せず、アルミが半田により腐食されることがない。さらにワイヤボンディングにより銅バンプ上に金バンプを形成するようになっているので、銅バンプと金バンプの高さが加え合わされることとなり、エッチング設備などの複雑高価な設備を必要とせずに高さの高いバンプを形成することができる。このようにして形成されたバンプを基板に半田付けするに際してフラックスを使用する必要がないので、フラックスによる基板の回路電極の腐食を防止することができる。

【図面の簡単な説明】

【図 1】 ( a ) 本発明の一実施の形態のチップの部分断面図

( b ) 本発明の一実施の形態のチップの部分断面図

( c ) 本発明の一実施の形態のチップの部分断面図

【図 2】 ( a ) 本発明の一実施の形態のチップおよび基板の部分断面図

( b ) 本発明の一実施の形態のチップおよび基板の部分断面図

【符号の説明】

1 チップ

2 電極

3 絶縁膜

4 銅バンプ

5 テール

6 フラットニングツール

7 金バンプ

8 テール

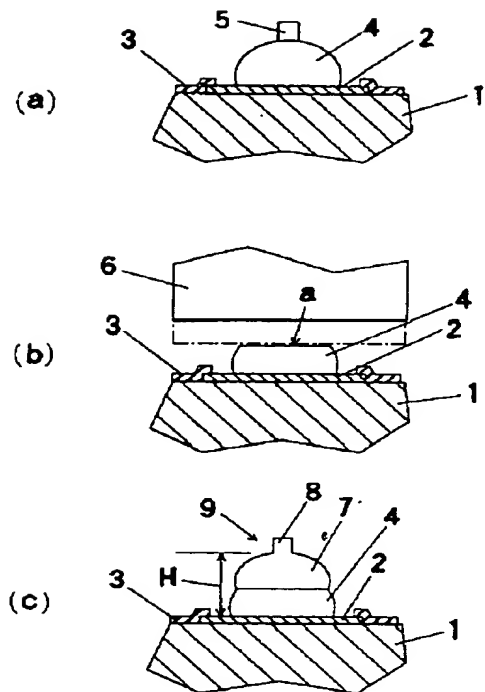
1 1 基板

1 2 電極

1 3 半田

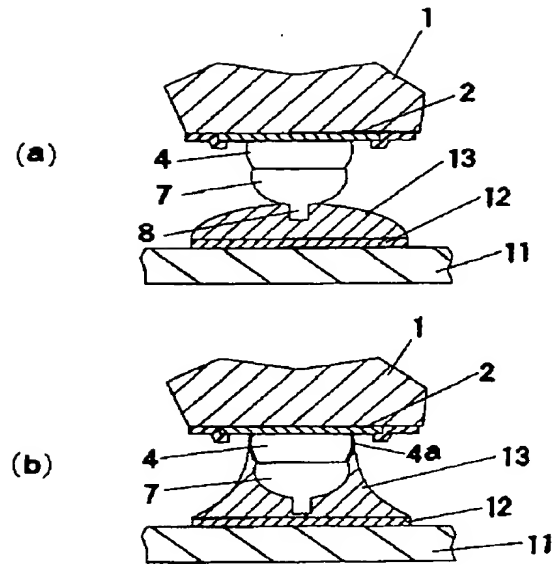
BEST AVAILABLE COPY

【図 1】



- |        |              |
|--------|--------------|
| 1 チップ  | 5 テール        |
| 2 電極   | 6 フラットニングツール |
| 3 絶縁膜  | 7 金パンプ       |
| 4 銅パンプ | 8 テール        |

【図 2】



- |       |
|-------|
| 11 基板 |
| 12 電極 |
| 13 半田 |

BEST AVAILABLE COPY